

Klasa: II TI Technikum Kształtowania Środowiska - Technik Informatyk

## URZĄDZENIA TECHNIKI KOMPUTEROWEJ

Temat: Schemat logicznej budowy komputera.

Przeczytaj rozdział dotyczący dzisiejszych lekcji i odpowiedz na pytanie pod tekstem.

Podręcznik: WSiP „Urządzenia techniki komputerowej” T. Marciniuk

**Zasada działania komputera**

**Cwiczenie 4.1.**  
Na podstawie powyższego opisu oraz schematów przedstawionych na rys. 4.3 i rys. 4.4 wykonaj analogiczny schemat systemu komputerowego o zmodyfikowanej architekturze hardware'nej.

### 4.4. Schemat logicznej budowy komputera

Schemat logicznej budowy komputera jest przedstawiony na rys. 4.4. Jak już było wspomniane, komputer składa się z procesora, pamięci wewnętrznej oraz urządzeń peryferyjnych, czyli zewnętrznych urządzeń wejścia-wyjścia. Wszystkie elementy składowe łączą się za pomocą magistrali systemowej.

**Rys. 4.4.** Schemat logicznej budowy komputera

Współpracę procesora z pamięcią oraz urządzeniami wejścia-wyjścia obrazuje rys. 4.5. Odbływa się ona poprzez szynę danych i szynę adresową. Procesor wysyła sygnały sterujące, które umożliwiają odczyt lub zapis z poszczególnych urządzeń. Wyróżniamy następujące sygnały sterujące:

- MR (*Memory Read*) – odczyt pamięci;
- MW (*Memory Write*) – zapis do pamięci;
- IOR (*Input/Output Read*) – odczyt z urządzeń wejścia/wyjścia;
- IOW (*Input/Output Write*) – zapis do urządzeń wejścia/wyjścia.

66

**Schemat logicznej budowy komputera**

**Rys. 4.5.** Zasada współpracy układu mikroprocesorowego z pamięcią oraz układami wejścia-wyjścia

#### 4.4.1. Operacje wejścia-wyjścia wykonywane pod nadzorem procesora

Operacje te (rys. 4.6) spowalniają pracę komputera, ponieważ procesor przerywa na czas ich realizacji wykonywanie programu. Operację taką rozpoczyna urządzenie żądające dostępu do procesora, wysyłając przerwanie IRQ (*Interrupt Request*). Przerwaniami zarządza kontroler przerwań, który powiadamia procesor za pomocą sygnału INTR. Procesor potwierdza sygnałem INTA i rozpoczyna wymianę danych między pamięcią i urządzeniem. Każde urządzenie ma własny numer przerwan. Jeżeli kilka urządzeń jednocześnie żąda przerwania, to zostanie obsłużone to, które ma przerwanie o wyższym priorytecie – niższy numer przerwan.

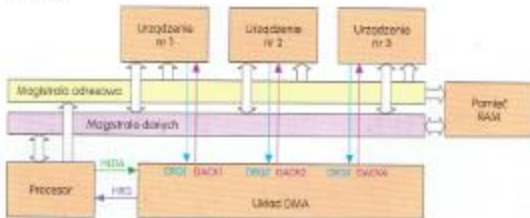
**Rys. 4.6.** Operacje wejścia-wyjścia wykonywane pod nadzorem procesora

INTR – sygnał przyjęcia zgłoszenia przerwania, INTA – sygnał odebrania zgłoszenia przerwania przychodzącego od urządzeń, IRQ1, IRQ2, IRQ3 – numery kanałów przerwań urządzeń

67

4.4.2. Operacje wejścia-wyjścia z bezpośrednim dostępem do pamięci

Operacje te, przedstawione na rys. 4.7, są wykonywane bez udziału procesora, który w tym samym czasie może realizować inne operacje. Do sterowania tymi operacjami służy układ DMA (*Direct Memory Access*), który przejmuje kontrolę nad szynami danych i adresową. Sygnałem DRQ urządzenie wejścia-wyjścia żądające dostępu do pamięci inicjuje pracę układu DMA. Układ DMA sygnałem HRQ sygnalizuje procesorowi możliwość przejścia kontroli nad magistralami. Procesor zawieszając swoje magistrale, sygnalizując ten fakt sygnałem HLDA. Kontroler DMA za pomocą sygnału DACK przekazuje do urządzenia informację o ustawionym trybie DMA i rozpoczyna się transmisja danych z pamięci do urządzenia żądającego, z pominięciem procesora.



Rys. 4.7. Operacje wejścia-wyjścia wykonywane z bezpośrednim dostępem do pamięci

Pytania sprawdzające

1. Czym charakteryzuje się architektura systemu komputerowego?
2. Jakie znasz rodzaje magistral systemowych?
3. Jakie znasz rodzaje architektury systemów komputerowych?
4. Porównaj podstawowe architektury systemów komputerowych i podaj różnice między nimi.

Pozdrawiam 2T1  
Bogusława Kocałek